



## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-002519  
(43)Date of publication of application : 08.01.1990

(51)Int.Cl.

G02F 1/1343  
G09F 9/30  
H01B 13/00

(21)Application number : 63-149051  
(22)Date of filing : 15.06.1988

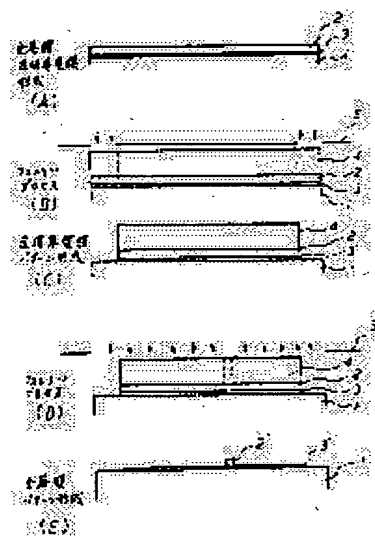
(71)Applicant : SHARP CORP  
(72)Inventor : KATO SHINJI  
NAKAJIMA TOKU

### (54) PRODUCTION OF LIQUID CRYSTAL DISPLAY ELEMENT

#### (57)Abstract:

**PURPOSE:** To improve pattern accuracy by forming electrode patterns by photolithography using the same photosensitive photoresist.

**CONSTITUTION:** A transparent conductive film 3 is formed on a glass substrate 1 and a thin molybdenum metallic film 2 is formed on the transparent conductive film 3. A positive type photoresist film 4 is coated on two layers of the formed conductive films 2, 3 and is exposed via a photomask pattern 5. The photoresist is then subjected to a development processing by a caustic potash soln. and after the development, the films are subjected to immersion etching by using a soln. mixture composed of concn. phosphoric acid-nitric acid-acetic acid as the etching soln. for the molybdenum film 2 and using a concd. hydrobromic acid soln. as the etching soln. for the transparent conductive film 3. The exposing and development processing and the etching of the molybdenum film 2 are executed again by using the photomask pattern 5' which is masked in the non-display part and is masked only in the display part after washing. The electrode patterns are formed when the resist film 4 is stripped by an aq. caustic potash soln. The patterns having high accuracy are obtd. in this way.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## ⑫ 公開特許公報(A) 平2-2519

⑨ Int. Cl.<sup>5</sup>G 02 F 1/1343  
G 09 F 9/30  
H 01 B 13/00

識別記号

3 3 7  
H C B D

庁内整理番号

7370-2H  
8838-5C  
7364-5C

⑬ 公開 平成2年(1990)1月8日

審査請求 未請求 請求項の数 1 (全5頁)

⑭ 発明の名称 液晶表示素子の製造方法

⑮ 特 願 昭63-149051

⑯ 出 願 昭63(1988)6月15日

⑰ 発 明 者 加 藤 紳 司 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内⑱ 発 明 者 中 島 徳 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内

⑲ 出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

⑳ 代 理 人 弁理士 杉山 毅 至 外1名

## 明 細 書

## 1. 発明の名称

液晶表示素子の製造方法

## 2. 特許請求の範囲

1. ガラス基板上に表示用透明導電膜の電極とその上に積層して形成される補助用金属薄膜電極との2層構造で電極パターンが構成される液晶表示素子の製造方法において、前記電極パターンの形成を同一の感光性フォトリソグロフィーによってフォトリソグロフィーで作製することとを特徴とする液晶表示素子の製造方法。

## 3. 発明の詳細な説明

## 〈産業上の利用分野〉

この発明は、液晶表示素子の製造方法に関し、特に透明導電膜と金属補助電極膜を積層した電極パターンを形成するフォトリソグロフィーに関するものである。

## 〈従来の技術〉

近年、ドットマトリックス型液晶表示素子<sup>US</sup>による大容量のフラッド型情報表示装置が注目されてい

る。ドットマトリックスの絵素数の増加に伴い、各ドットを構成する電極ストライプの抵抗値が問題になってきている。ガラス基板上に構成されるITO( $\text{In}_2\text{O}_3 + \text{SnO}_2$ )等の透明導電膜の抵抗値(液晶表示素子に用いる場合、およそ10Ω~300Ω/□の値である)を小さくするためこの透明導電膜の上に細い金属の補助電極膜を積層して電極ストライプの抵抗値を下げる技術が用いられるようになってきた。

第3図、第4図および第5図は、それぞれ従来の液晶表示素子に用いられる積層電極の製造方法を説明する工程図である。

第3図(A)でガラス基板11の上に金属薄膜12を形成し、同(B)に示す如くこの上にフォトリソグロフィー14を塗布しフォトリソグロフィー15を用いて露光・現像する。同(C)は金属膜をパターンエッチングし金属薄膜細線の補助電極パターン12'を形成する工程を示す。同(D)はパターンの形成された基板上に透明導電膜13を形成する工程を示す。同(E)はフォトリソグロフィー工程で、フォトリソ

スト膜16をコートし、フォトマスク17を用いて露光・現像する。同(F)は透明導電膜13のパターン13'を形成する工程を示す。この場合、透明導電膜13のパターン13'は金属細線の補助電極パターン12'をオーバーコートする構成となっている。

第4図は同様なプロセスでガラス/透明電極/金属細線電極から成る構成の電極パターンを作るものである。第4図(A)はガラス基板11の上に透明導電膜13を形成する工程であり、同(B)はこの上にフォトリソ膜14を塗布しフォトマスク17を用いて露光・現像する工程である。同(C)は透明導電膜をパターンエッチングし透明電極パターン13'を形成する工程である。同(D)はその基板上に金属薄膜12を形成する工程である。同(E)はフォトリソ工程で、フォトリソ膜16をコートし、フォトマスク15を用いて露光・現像する。同(F)は金属薄膜の補助電極パターン12'を形成する工程を示す。この場合、金属細線の補助電極パターン12'は透明導電膜

あっても2回のフォトリソ工程が用いられ、また高い精度を必要としない液晶表示素子の非表示部分のパターン形状の場合であっても2回のフォトリソ工程が用いられていた。その結果、パターン精度を向上させることが困難である。

#### 〈課題を解決するための手段〉

本発明は上述のような点に鑑みてなされたもので、透明導電膜と金属補助電極のフォトリソグラフィを1回のプロセスで行い、2層に積層された電極膜の位置ずれをなくし、精度の高いかつ生産性の優れた液晶表示素子の製造プロセスを提供することを目的とするものである。

即ち、本発明は液晶用ガラス基板上に形成される透明導電膜/金属補助電極の2層構造のパターン形状の形成プロセスにおいて、金属薄膜のエッチング溶液にリン酸-酢酸-硝酸を主体とするエッチング液を採用し、さらにフォトリソ膜の処理方法を改良することにより、1回のフォトリソ膜の塗布で、2回の露光・現像処理を引き続いて行なう製造方法である。

の上に積層された構成となっている。

第5図は、第4図と同じく、ガラス/透明電極/金属薄膜の積層構造を有する電極パターンを作るものである。第5図(A)でガラス基板11の上に透明導電膜13および金属薄膜12を形成し、同(B)でこの上にフォトリソ膜14を塗布しフォトマスク15を用いて1回目の露光・現像をする。次に同(C)で金属薄膜12をパターンエッチングし金属補助電極パターン12'を形成する。同(D)はこの上に再度フォトリソ膜14を塗布しフォトマスク17を用いて2回目の露光・現像をする工程を示す。同(E)は透明導電膜をパターンエッチングし透明電極パターン13'を形成する工程を示す。この場合、金属細線の補助電極パターン12'は透明導電膜の電極パターン13'の上に積層された構成となっており2回のフォトリソ工程が必要となる。

#### 〈発明が解決しようとする課題〉

前述の製造工程において、ガラス基板上の透明導電膜と金属薄膜のパターン形状が同一の場合で

#### 〈作用〉

上述の工程プロセスにより、1回のフォトリソ工程で、精度が高くかつ生産性の高い2層の積層型パターン形状が得られる。

#### 〈実施例〉

以下図面に従って本発明の一実施例を説明する。

第1図は、本発明の一実施例による液晶表示素子のガラスパターン基板の製造プロセスを示す図である。第1図(A)は透明導電膜および金属膜の形成、同(B)はフォトリソ工程、同(C)は透明導電膜のパターン形成、同(D)はフォトリソ工程、同(E)は金属膜のパターン形成の各工程を示す。以下各工程の手順について詳細に説明する。

「A工程」：洗浄したガラス基板1の上に酸化インジウム( $\text{In}_2\text{O}_3$ )95%、酸化スズ( $\text{SnO}_2$ )5%の混合酸化物のターゲットを用い、スパッタ法により膜厚約1000Åの薄膜を堆積させ、シート抵抗約30Ω/□の透明導電膜(ITO)2を形成する。次にこの透明導電膜2の上にモリブデン(Mo)のターゲットを用い、スパッタ

法により膜厚約3000Å、シート抵抗値約0.5Ω/□のモリブデン金属薄膜を形成する。

「B工程」：形成された2層の導電膜上にポジ型フォトリソレジスト（一例として東京応化（株）の商品名OFPR-800）膜0.5～4.0μm厚をコーティングし、100℃30分のポストバークを行い、レジスト膜を強化する。次に線幅100μm、線間距離10μmのフォトマスクパターン5を介して露光する。

「C工程」：0.1～1.5%の苛性カリKOH溶液で数分間現像処理する。（苛性ソーダ溶液を用いる場合もある。）現像後、モリブデン膜のエッチング液として「濃リン酸（60～100%）－硝酸（0.1～5%）－酢酸（1～15%）－界面活性剤（場合により添加する）の混合溶液を用い、透明導電膜（ITO）のエッチング液として濃臭化水素酸（HBr）溶液を用いてそれぞれ約3分間づつ室温で浸漬エッチングを行う。

「D工程」：水洗洗浄の後、非表示部がマスクされ、かつ表示部のみ線幅約10μm、線間距離

約100μmで形成されているフォトマスクパターン（第2図参照）を用い、再度露光現像処理およびモリブデン膜のエッチング液として「濃リン酸（60～100%）－硝酸（0.1～5%）－酢酸（1～15%）－界面活性剤（場合により添加する）の混合溶液を用いてモリブデン膜のエッチングを行う。

「E工程」：その後、1～10%の苛性カリ（KOH）水溶液でレジスト膜4を剝離すると、表示部はITOの線幅約100μm（6）、Moの線幅約10μm（7）、非表示部はITO膜（8）とMo膜（9）とが積層された線間距離約10μm（10）の液晶表示素子用の電極パターンが形成される。これを第2図に示す。非表示部の幅は約8μmである。

1回のフォトリソグラフィによるパターン誤差を $\Delta x$ とすると、従来の方法による2回のフォトリソグラフィによるパターン誤差は加算されて $2\Delta x$ となり、パターン間隔の誤差 $\Delta y \geq 2\Delta x$ となる。本実施例による1回のフォトリソグラフィ

では、 $\Delta y \geq \Delta x$ となり、パターン間隔の誤差を半分（ $1/2$ ）にすることができ、また1回のフォトリソグラフィに2回のパターン露光を用いることができ、プロセスの簡素化と製造工程での材料使用量の低減が可能となった。また透明導電膜と金属薄膜電極との位置ずれを減少でき、この金属薄膜補助電極を設計通りの位置に形成することができ、その結果として、液晶表示素子の表示品位を向上させることができた。

〈発明の効果〉

以上のように本発明によれば、液晶表示用の電極パターンの形成プロセスを簡略化でき、かつ精度の高いパターン形成方法が提供できる。

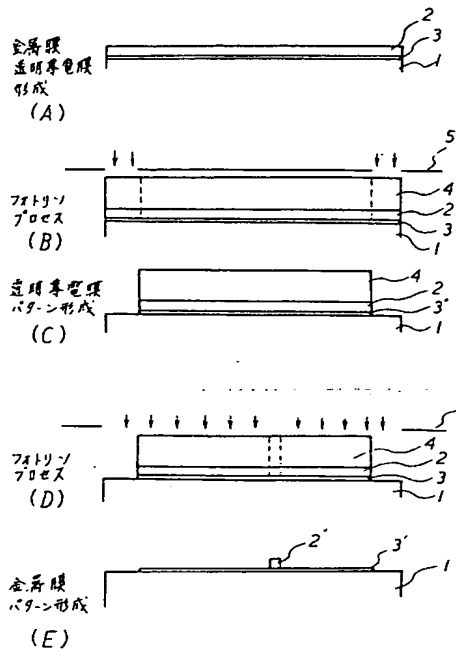
#### 4. 図面の簡単な説明

第1図(A)～(E)は本発明の一実施例を示す工程プロセスの断面図、第2図は本発明の一実施例により作製された液晶表示素子用電極パターンの平面図、第3図(A)～(F)、第4図(A)～(F)および第5図(A)～(E)は従来例による液晶表示素子用電極パターンの工程プロセスを示す断面図で

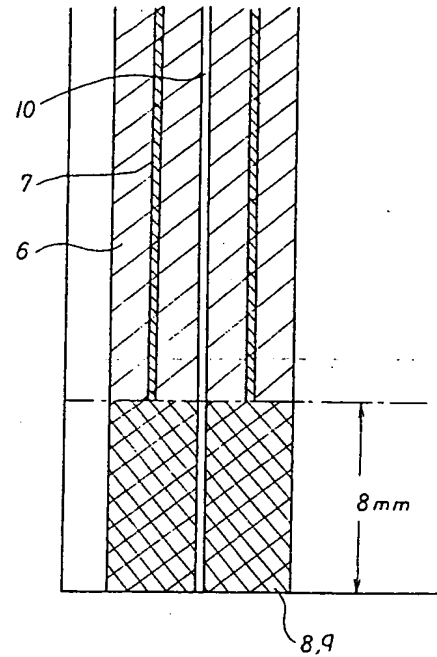
ある。

1…ガラス基板、2…透明導電膜、2'…透明導電膜電極パターン、3…モリブデン金属薄膜、3'…金属膜電極パターン、4…レジスト膜、5…フォトマスク

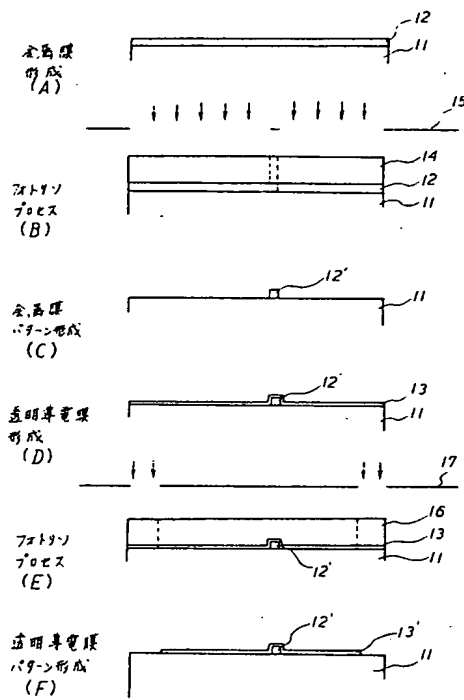
代理人 井理士 杉山 毅 至(他1名)



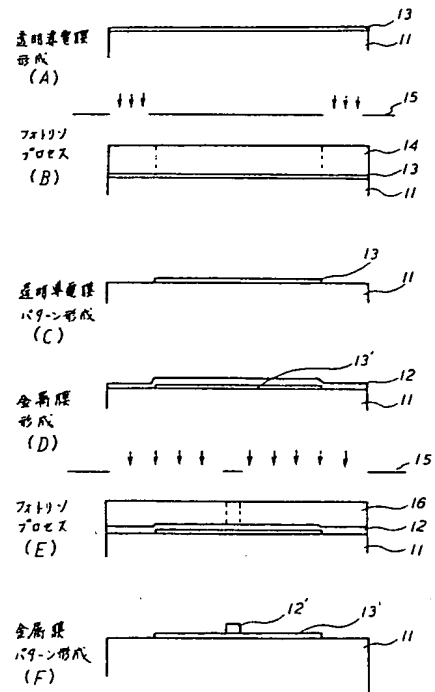
第 1 図



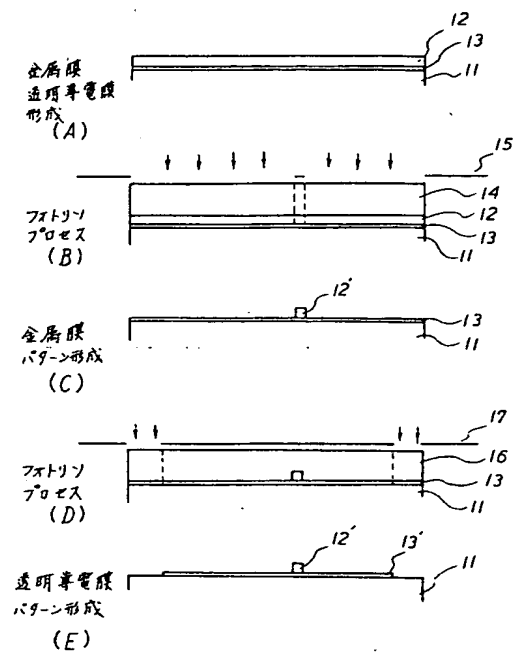
第 2 図



第 3 図



第 4 図



第 5 図